

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-032976

(43)Date of publication of application : 03.02.1998

(51)Int.Cl.

H02M 1/08

G05F 1/10

H02J 1/00

(21)Application number : 08-185676

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 16.07.1996

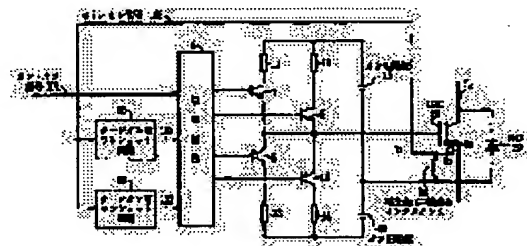
(72)Inventor : TAKUBO HIROSHI

(54) DRIVE CIRCUIT OF SELF-QUENCHING-TYPE SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress di/dt and dV/di while preventing the increase in time delay of the switching in a voltage-controlled-type self-quenching-type semiconductor device such as an IGBT (Insulation Gate Bipolar Transistor).

SOLUTION: A switching circuit 6 turns on a transistor 8 (10) based on the ON (OFF) signal of an ON/OFF signal 101 and applies a power supply 15 (16) to the gate of an IGBT 25 via a low-value gate resistor 12 (14). Then, the gate capacity of the IGBT is rapidly charged (discharged) and at the same time V_{GB} increases (decreases), and current I_c begins to increase (decrease) with a small delay time. At this point, a voltage 106 is generated at an inductance 36 being connected between an auxiliary emitter terminal E_s and a main emitter terminal E_m of the IGBT 25, thus activating a one-shot circuit 32 (33). A switching circuit 6 turns off the transistors 8 (10) and 7 (9) due to the one-shot output 102 (103) at this point, switches a gate resistance to 11 (13) with a larger value and relaxes the rising (trailing) speed of I_c .



LEGAL STATUS

[Date of request for examination]

25.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]	3339311
[Date of registration]	16.08.2002
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

【特許請求の範囲】

【請求項1】 オン指令に基づいてゲートへオン用直流電源をオン用の第1のゲート抵抗を介して印加する手段、オフ指令に基づいてゲートへオフ用直流電源をオフ用の第1のゲート抵抗を介して印加する手段を備えた電圧制御形の自己消弧形半導体素子の駆動回路において、自己消弧形半導体素子が主電流を流す主エミッタ端子と主電流に比例した小さな電流を流す補助エミッタ端子とを持って、この主エミッタ端子と補助エミッタ端子との間にインダクタンスが接続され、
10 オン指令の入力後、前記インダクタンスの電流の立上がり開始を検出して前記オン用の第1のゲート抵抗を少なくとも所定期間は、この抵抗より大きな値のオン用の第2のゲート抵抗に切換える手段と、
オフ指令の入力後、前記インダクタンスの電流の立下がり開始を検出して前記オフ用の第1のゲート抵抗を少なくとも所定期間は、この抵抗より大きな値のオフ用の第2のゲート抵抗に切換える手段とを備えたことを特徴とする自己消弧形半導体素子の駆動回路。

【請求項2】 オン指令に基づいてゲートへオン用直流電源をオン用の第1のゲート抵抗を介して印加する手段、
20 オフ指令に基づいてゲートへオフ用直流電源をオフ用の第1のゲート抵抗を介して印加する手段を備えた電圧制御形の自己消弧形半導体素子の駆動回路において、自己消弧形半導体素子が逆並列に転流ダイオードを持ち、この自己消弧形半導体素子と転流ダイオードとの逆並列回路が2つ直列に接続されて対になると共に、この逆並列回路同士の直列の接続点が負荷に接続され、前記転流ダイオードが主電流を流す主アノード端子と主電流に比例した小さな電流を流す補助アノード端子とを
30 持って、この主アノード端子と補助アノード端子との間にインピーダンスが接続され、
オン指令の入力後、対となる相手側の逆並列回路の転流ダイオードの前記インピーダンスの電流の立下がり開始を検出して前記オン用の第1のゲート抵抗を少なくとも所定期間は、この抵抗より大きな値のオン用の第2のゲート抵抗に切換える手段と、
オフ指令の入力後、同じく前記インピーダンスの電流の立上がり開始を検出して前記オフ用の第1のゲート抵抗を少なくとも所定期間は、この抵抗より大きな値のオフ
40 用の第2のゲート抵抗に切換える手段とを備えたことを特徴とする自己消弧形半導体素子の駆動回路。

【請求項3】 請求項2に記載の自己消弧形半導体素子の駆動回路において、
前記インピーダンスが抵抗又はインダクタンスからなることを特徴とする自己消弧形半導体素子の駆動回路。

【請求項4】 請求項2に記載の自己消弧形半導体素子の駆動回路において、
前記対の逆並列回路がインバータブリッジ回路の交流出力1相分の上下アームを構成することを特徴とする自己
50

消弧形半導体素子の駆動回路。

【請求項5】 請求項1ないし4の何れかに記載の自己消弧形半導体素子の駆動回路において、前記オフ用直流電源が省略され、この直流電源の端子間が短絡されたことを特徴とする自己消弧形半導体素子の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は絶縁ゲートバイポーラトランジスタ（以下IGBTという）、電界効果トランジスタなどの電圧制御形の自己消弧形半導体素子の駆動回路、特に自己消弧形半導体素子のスイッチング時間の増加を極力防ぎつつ、スイッチングの際に発生するサージ電圧や、主端子間の電圧変化率（ dV/dt ）によるスイッチングノイズを抑制する機能を備えた電圧制御形の自己消弧形半導体素子の駆動回路に関する。

【0002】 なお以下各図において同一の符号は同一もしくは相当部分を示す。

【0003】

【従来の技術】 図5はIGBTを使用した電圧形インバータの一般的な回路構成を示す。同図において直流電源20は平滑用のコンデンサ21と並列に接続されたうえ、IGBT24～27及び夫々この各IGBTと逆並列に接続された転流ダイオード（FWDとも略記する）28～31からなる、この例では単相交流を出力するインバータブリッジ回路に電力を供給する。

【0004】 このインバータブリッジにて上下直列の2つのアームを構成するIGBTを交互にオンオフさせることにより変換生成された交流出力は、抵抗22とインダクタンス23からなる負荷に供給されて負荷電流 I_L を流す。図6は図5に示した電圧形インバータの動作説明図で、図6（イ）は、図示のように回路配線による浮遊インダクタンスを L_s とし、負荷電流 I_L がIGBT25を通過して矢印の方向へ流れているときの回路構成を示し、同図（ロ）は、IGBT25のオンオフ時におけるIGBT25とダイオード28の動作波形を示す。

【0005】 即ち図6（イ）において、IGBT25をターンオフさせると、負荷電流 I_L はダイオード28に転流し、IGBT25に流れていたコレクタ電流 I_c は減少する。この電流の減少率（ $-di/dt$ ）と浮遊インダクタンス L_s によりサージ電圧 ΔV_p が発生し、IGBT25及びその逆並列のダイオード29（図外）に印加される（図6（ロ）参照）。

【0006】 またダイオード28に負荷電流 I_L が通流中にIGBT25をターンオンさせると、負荷電流 I_L はIGBT25に転流し、ダイオード28に流れる電流 I_o は減少する。電流 I_o の減少後、ダイオード28は逆回復し、この逆回復時の電流変化率（ di/dt ）と浮遊インダクタンス L_s によりサージ電圧 ΔV_o が発生し、ダイオード28及びその逆並列のIGBT24（図外）に印加される（図6（ロ）参照）。

【0007】このサージ電圧 ΔV_p 及び ΔV_o は $L_s \times di/dt$ で表されるので、この ΔV_p 及び ΔV_o を低減するためには浮遊インダクタンス L_s の値を低減するか、又は前記した $[-di/dt]$ 及び $[di/dt]$ を減少させる必要がある。しかしながら浮遊インダクタンス L_s を低減するのは構造上限界があるので、IGBTを緩やかにスイッチングさせてIGBTのスイッチング時の前記 $[di/dt]$ と $[-di/dt]$ とを減少させるのが一般的である。

【0008】またIGBT及びダイオードの電流遮断時の電圧変化率 $[dV/dt]$ が急激であると、これがスイッチングノイズとしてIGBTのゲート駆動回路やインバータの制御回路等の周辺回路に誤動作等の悪影響をもたらすが、IGBTを緩やかにスイッチングさせることは、この $[dV/dt]$ を低減するのにも有効である。

【0009】

【発明が解決しようする課題】前述の $[di/dt]$ と $[-di/dt]$ とを減少させるためにIGBTを緩やかにスイッチングさせる従来の方法を図7に示す。図7 (イ)において、外部より指令されるオン・オフ信号101に基づくゲート駆動電圧(ゲート・エミッタ電圧、又は単にゲート電圧ともいう) V_{ge} は、オン用電源15又はオフ用電源16からトランジスタ8とゲート抵抗12との直列回路、又はトランジスタ10とゲート抵抗14との直列回路を介してIGBT25のゲートに入力される。

【0010】IGBT25のゲート・エミッタ間は構造上コンデンサ(ゲート入力容量という)と見做されるので、ゲート駆動回路によるこのコンデンサの充放電時間をゲート抵抗12及び14により調整することができる。即ちターンオン用のゲート抵抗12及びターンオフ用のゲート抵抗14の値を増加させるとIGBT25のゲート部の充放電時間が遅れてIGBT25のゲート・エミッタ電圧 V_{ge} の立上がり・立下がりが緩やかとなり、その結果、IGBT25は緩やかなスイッチングを行い、前記 $[di/dt]$ 及び $[-di/dt]$ の低減による前記サージ電圧 ΔV_p 及び ΔV_o の抑制と、 $[dV/dt]$ の低減によるスイッチングノイズの低減を行うことができる。

【0011】図7(ロ)はゲート抵抗12及び14の値によるスイッチング波形の違いを示したもので、実線の波形はゲート抵抗12及び14の値を小さくしたときの、点線の波形はゲート抵抗12及び14の値を大きくしたときの夫々の動作波形の例を示す。しかしながら、上述の方法はゲート入力容量の充電に時間がかかり、ゲート駆動回路にオン・オフ信号101が入力されてから、実際にIGBTが動作する(つまりIGBTの電流が立上がり又は立下がり始める)までの時間遅れが増加するため、短時間でのIGBTのスイッチングが困難に

なったり、IGBTのブリッジ接続の上下アーム短絡の防止のために設定するデッドタイム(上下アームを共にオフさせておく期間)が長くなる、などの問題がある。

【0012】この発明の課題は、上記の問題を解消できる電圧制御形の自己消弧形半導体素子の駆動回路を提供することにある。

【0013】

【課題を解決するための手段】前記の課題を解決するために請求項1の自己消弧形半導体素子の駆動回路は、オン指令(オン・オフ信号101のオン信号)に基づいてゲートへオン用直流電源(オン用電源15)をオン用の第1のゲート抵抗(定常オン用ゲート抵抗12)を介して印加する手段(切替回路6、定常オン用トランジスタ8)、オフ指令(オン・オフ信号101のオフ信号)に基づいてゲートへオフ用直流電源(オフ用電源16)をオフ用の第1のゲート抵抗(定常オフ用ゲート抵抗14)を介して印加する手段(切替回路6、定常オフ用トランジスタ10)を備えた電圧制御形の自己消弧形半導体素子(IGBT25など)の駆動回路において、自己消弧形半導体素子が主電流を流す主エミッタ端子(E_m)と主電流に比例した小さな電流を流す補助エミッタ端子(E_s)とを持って、この主エミッタ端子と補助エミッタ端子との間にインダクタンス(電流変化率検出用インダクタンス36)が接続され、オン指令の入力後、前記インダクタンスの電流の立上がり開始を検出して前記オン用の第1のゲート抵抗を少なくとも所定期間(T_{32})は、この抵抗より大きな値のオン用の第2のゲート抵抗(ターンオン用ゲート抵抗11)に切替える手段(ターンオン用ワンショット回路32、切替回路6、ターンオン用トランジスタ7など)と、オフ指令の入力後、前記インダクタンスの電流の立下がり開始を検出して前記オフ用の第1のゲート抵抗を少なくとも所定期間(T_{33})は、この抵抗より大きな値のオフ用の第2のゲート抵抗(ターンオフ用ゲート抵抗13)に切替える手段(ターンオフ用ワンショット回路33、切替回路6、ターンオフ用トランジスタ9など)とを備えたものとする。

【0014】また請求項2の自己消弧形半導体素子の駆動回路は、オン指令(オン・オフ信号101のオン信号)に基づいてゲートへオン用直流電源(オン用電源15)をオン用の第1のゲート抵抗(定常オン用ゲート抵抗12)を介して印加する手段(切替回路6、定常オン用トランジスタ8)、オフ指令(オン・オフ信号01のオフ信号)に基づいてゲートへオフ用直流電源(オフ用電源16)をオフ用の第1のゲート抵抗(定常オフ用ゲート抵抗14)を介して印加する手段(切替回路6、定常オフ用トランジスタ10)を備えた電圧制御形の自己消弧形半導体素子(IGBT25など)の駆動回路において、自己消弧形半導体素子が逆並列に転流ダイオード(FWD29)を持ち、この自己消弧形半導体素子と転

流ダイオードとの逆並列回路が2つ直列に接続されて対になると共に、この逆並列回路同士の直列の接続点が負荷に接続され、前記転流ダイオードが主電流を流す主アノード端子(A_m)と主電流に比例した小さな電流を流す補助アノード端子(A_s)とを持って、この主アノード端子と補助アノード端子との間にインピーダンスが接続され、オン指令の入力後、対となる相手側の逆並列回路の転流ダイオード(FWD28)の前記インピーダンスの電流の立下がり開始を検出して前記オン用の第1のゲート抵抗を少なくとも所定期間(T32)は、この抵抗より大きな値のオン用の第2のゲート抵抗(ターンオン用ゲート抵抗11)に切替える手段(電流変化検出回路41、ターンオン用ワンショット回路32、信号絶縁手段42、切替回路6、ターンオン用トランジスタ7など)と、オフ指令の入力後、同じく前記インピーダンスの電流の立上がり開始を検出して前記オフ用の第1のゲート抵抗を少なくとも所定期間(T33)は、この抵抗より大きな値のオフ用の第2のゲート抵抗(ターンオフ用ゲート抵抗13)に切替える手段(電流変化検出回路41、ターンオフ用ワンショット回路33、信号絶縁手段43、切替回路6、ターンオフ用トランジスタ9など)とを備えたものとする。

【0015】また請求項3の自己消弧形半導体素子の駆動回路は、請求項2に記載の自己消弧形半導体素子の駆動回路において、前記インピーダンスが抵抗(電流検出用抵抗35)又はインダクタンス(電流変化率検出用インダクタンス36)からなるようにする。また請求項4の自己消弧形半導体素子の駆動回路は、請求項2に記載の自己消弧形半導体素子の駆動回路において、前記対の逆並列回路がインバータブリッジ回路の交流出力1相分の上下アームを構成するようにする。

【0016】また請求項5の自己消弧形半導体素子の駆動回路は、請求項1ないし4の何れかに記載の自己消弧形半導体素子の駆動回路において、前記オフ用直流電源が省略され、この直流電源の端子間が短絡されたものとする。この発明の作用は次の如くである。即ち電圧制御形の自己消弧形半導体素子としてのIGBTのゲートへ、オン・オフ信号101のオン信号(オフ信号)を与えたのち、IGBTの主電流が立上がり(立下がり)を開始したと見做される時点までは小さな値のゲート抵抗を介しオン(オフ)用電源をIGBTのゲートに印加してゲート入力容量の充電(放電)を早め、IGBTへオン信号(オフ信号)を与えたのちIGBTの電流が実際に立上がり(立下がり)を開始するまでの時間遅れの増加を防ぐ。

【0017】IGBTの主電流が立上がり(立下がり)を開始したと見做される時点からは、少なくとも所定の期間、IGBTのゲート抵抗を大きな値の抵抗に切替え、IGBTのゲート・エミッタ電圧V_{ge}の上昇(下降)を緩やかにし、これによりIGBTの電流の立上が

り(立下がり)を緩やかに、換言すれば、 di/dt ($-di/dt$)を低減する。

【0018】IGBTの主電流が立上がり(立下がり)を開始したと見做される時点を検出するには、IGBTに、その主電流を流す主エミッタ端子と、主電流に比例した小さな電流を流す補助エミッタ端子とを設け、主エミッタ端子と補助エミッタ端子との間にインダクタンスを接続し、このインダクタンスの電圧からその電流の立上がり(立下がり)開始時点を検出したり(請求項1)、IGBTに逆並列に接続された転流ダイオードに、その主電流を流す主アノード端子と、主電流に比例した小さな電流を流す補助アノード端子とを設け、主アノード端子と補助アノード端子との間に抵抗又はインダクタンスからなるインピーダンスを接続し、IGBTのブリッジ接続中の自アームと直列の反対アーム(対になるアーム)のIGBTに逆並列に接続された転流ダイオードのインピーダンスの電圧からその電流の立下がり(立上がり)開始時点を検出したり(請求項2)する。

【0019】

【発明の実施の形態】

(実施例1) 図1は請求項1に関わる発明の一実施例(実施例1とする)としての電圧制御形の自己消弧形半導体素子の駆動回路の構成図であり、図5に示した電圧形インバータのIGBT25に対応する駆動回路のみを示し、従って図7に示した回路と同一機能を有するものには同一符号を付している。

【0020】但しここではゲート抵抗12、14の値は何れも小さく選ばれており、夫々定常オン用ゲート抵抗、定常オフ用ゲート抵抗と呼ぶ。またトランジスタ8、10も夫々定常オン用トランジスタ、定常オフ用トランジスタと呼ぶ。即ち 図1ではこの定常オン用ゲート抵抗12と定常オン用トランジスタ8との直列回路からなるスイッチング回路、及び定常オフ用ゲート抵抗14と定常オフ用トランジスタ10との直列回路からなるスイッチング回路が設けられているほかに、定常オン用ゲート抵抗12より抵抗値の大きいターンオン用ゲート抵抗11とターンオン用トランジスタ7との直列回路からなるスイッチング回路及び定常オフ用ゲート抵抗14より抵抗値の大きいターンオフ用ゲート抵抗13とターンオフ用トランジスタ9との直列回路からなるスイッチング回路が並設されている。

【0021】また図1においては、IGBT25には主電流(主エミッタ電流≒主コレクタ電流I_c)を流す主エミッタ端子E_mとは別に、主コレクタ電流に比例した小さな電流(補助エミッタ電流という)を取り出す補助エミッタ端子E_sが設けられている。ここで補助エミッタ端子E_sは主コレクタ電流の電流変化率を検出するためのインダクタンス36を介して主エミッタ端子E_mに接続されており、この電流変化率検出用インダクタンス36には主コレクタ電流I_cの変化率に比例した電圧信

号 (di/dt 信号という) 106が発生する。この di/dt 信号 106 の大きさ V_s は、 $V_s = (\text{インダクタンス } 36 \text{ のインダクタンス値}) \times (\text{主コレクタ電流 } I_c \text{ に比例した補助エミッタ電流の変化率})$ で表される。

【0022】ターンオン時とターンオフ時の di/dt 信号 106 は夫々、ターンオン用のワンショット回路 32 とターンオフ用のワンショット回路 33 を介して切替回路 6 に入力される。切替回路 6 はロジック回路で構成されており、オン・オフ信号 101 及びターンオン用ワンショット回路 32 の出力信号 102、ターンオフ用ワンショット回路 33 の出力信号 103 を入力し、トランジスタ 7~10 の駆動を切替える。

【0023】図 2 は図 1 の動作説明用の波形図である。次に図 2 を参照しつつ図 1 の動作を説明する。先ず IGBT 25 のターンオン動作について述べる。図 2 の時点 t_1 でオン・オフ信号 101 のオン信号 (値 "1") が切替回路 6 に入力されると、切替回路 6 は先ず定常オン用トランジスタ 8 をオンさせ、IGBT 25 のゲートへオン用電源 15 を定常オン用ゲート抵抗 12 を介して印加する。定常オン用ゲート抵抗 12 は前述のようにター

ンオン用ゲート抵抗 11 に比して小さく設定されており、IGBT 25 のゲート入力容量は急速に (この例では正方向に) 充電されてゲート電圧 V_{ge} が速やかに上昇し、これにより時点 t_2 でその主コレクタ電流 I_c が立上がりを開始し、同時に IGBT 25 の補助エミッタ電流も立上がりを開始する。

【0024】これにより電流変化率検出用インダクタンス 36 には前記の電圧 V_s からなる所定値以上の di/dt 信号 106 が発生する。この di/dt 信号 106 の前端 (フロントエッジ) の部分で、ターンオン用ワン

ショット回路 32 がトリガーされ、このワンショット回路 32 は所定時間 T_{32} の間、"1" のワンショット信号 102 を出力する。切替回路 6 はこのワンショット信号 102 の存在する期間、定常オン用トランジスタ 8 をオフさせ、ターンオン用トランジスタ 7 をオンさせる。

【0025】従ってこの期間 T_{32} には、IGBT 25 のゲート入力容量は大きなゲート抵抗 11 で充電されるため、ゲート電圧 V_{ge} は緩やかに上昇し、主コレクタ電流 I_c も緩やかに立上がる。そして主コレクタ電流 I_c は期間 T_{32} が経過した時点 t_3 でほぼ最終レベルにまで確立する。時点 t_3 でワンショット信号 102 は消滅して "0" となり、切替回路 6 には "1" のオン信号 101 のみが入力として残る。これにより切替回路 6 はター

ンオン用トランジスタ 7 をオフし、定常オン用トランジスタ 8 をオンする。そこでゲート電圧 V_{ge} は再び速やかに上昇してオン用電源 15 の電圧に到達して上昇を停止し、一方、IGBT 25 の順電圧降下 (コレクタ・エミッタ電圧) V_{ce} は速やかに下降して飽和する。このようにして IGBT 25 は速やかに完全なオン状態となる。

【0026】次に IGBT 25 のターンオフ動作を説明する。時点 t_4 で切替回路 6 に入力されるオン・オフ信号 101 がオフ信号 (値 "0") に切替わると、切替回路 6 は定常オン用トランジスタ 8 をオフすると同時に定常オフ用トランジスタ 10 をオンさせ、IGBT 25 のゲートへオフ用電源 16 を定常オフ用ゲート抵抗 14 を介して印加する。定常オフ用ゲート抵抗 14 は前述のようにターンオフ用ゲート抵抗 13 に比して小さく設定されており、IGBT 25 のゲート入力容量は急速に (負方向に向け) 放電されてゲート電圧 V_{ge} が速やかに下降し、これにより時点 t_5 で主コレクタ電流 I_c が立下がりを開始し、同時に IGBT 25 の補助エミッタ電流も立下がりを開始する。

【0027】これにより電流変化率検出用インダクタンス 36 には前記の電圧 V_s からなる所定値以上の di/dt 信号 106 (但し主コレクタ電流 I_c の立下がり時とは逆極性) が発生する。この di/dt 信号 106 の前端の立下がり部分でターンオフ用ワンショット回路 33 がトリガーされ、このワンショット回路 33 は所定時間 T_{33} の間、"1" のワンショット信号 103 を出力する。切替回路 6 はこのワンショット信号 103 の存在する期間、定常オフ用トランジスタ 10 をオフさせ、ターンオフ用トランジスタ 9 をオンさせる。

【0028】従ってこの期間 T_{33} には、IGBT 25 のゲート入力容量は大きなゲート抵抗 13 で放電されるため、ゲート電圧 V_{ge} は緩やかに下降し、主コレクタ電流 I_c も緩やかに立下がり、期間 T_{33} が経過した時点 t_6 でほぼ最終レベルにまで減衰する。時点 t_6 でワンショット信号 103 は消滅して "0" となり、切替回路 6 には "0" のオフ信号 101 のみが入力として残る。これにより切替回路 6 はターンオフ用トランジスタ 9 をオフし、定常オフ用トランジスタ 10 をオンする。そこでゲート電圧 V_{ge} は再び速やかに下降してオフ用電源 16 の電圧に到達して下降を停止する。このようにして IGBT 25 は速やかに完全なオフ状態となる。

【0029】(実施例 2) 図 3 は請求項 2 に関わる発明の一実施例 (実施例 2 とする) としての要部の構成図である。この図は図 5 に示す電圧形インバータのブリッジ回路の中の、交流出力 1 相分に対応する対の上下アームを構成する、IGBT 24 及び 25 のゲート駆動回路を示し、IGBT 25 のゲート駆動回路の構成は図 1 に対応している。ここでは便宜上、ゲート駆動回路の動作の説明を IGBT 25 について行うが、動作は IGBT 24 についても同様である。

【0030】この図 3 においては、IGBT 24, 25 に夫々逆並列に接続された転流ダイオード (FWD) 28, 29 には、その主電流を流す主アノード端子 A_m とは別に、主電流に比例した小さな電流 (補助アノード電流という) を取り出す補助アノード端子 A_s が設けられている。そして補助アノード端子 A_s は電流検出用抵抗

35を介して主アノード端子Amに接続されている。

【0031】この電流検出用抵抗35の電圧としてのアノード電流信号105は、電流変化検出回路41を介しトリガーパルスとしての電流変化検出信号107に変換されてターンオン用ワンショット回路32及びターンオフ用ワンショット回路33へ与えられ、更にこのワンショット回路32, 33の各出力としてのワンショット信号102, 103は夫々信号絶縁手段（この例ではIGBTのスイッチング時間に比べ動作の高速なフォトカップラからなる）42, 43を介して、インバータブリッジ回路の前記上下アームにおける反対アームの切替回路6へ与えられる。つまりIGBT25の切替回路6へはFWD28の電流検出用抵抗35の電圧に基づく信号が、IGBT24の切替回路6へはFWD29の電流検出用抵抗35の電圧に基づく信号が与えられる。

【0032】図4は図3の動作説明用の波形図である。次に図4を参照しつつ図3の動作を説明する。先ずIGBT25のターンオン動作について述べる。図4の時点t1でオン・オフ信号101のオン信号（値“1”）が、IGBT25の切替回路6に入力されると、切替回路6は先ず定常オン用トランジスタ8をオンさせ、IGBT25のゲートへオン用電源15を定常オン用ゲート抵抗12を介して印加する。これにより実施例1と同様にIGBT25のゲート入力容量は急速に（この例では正方向に）充電されてゲート電圧 V_{ge} が速やかに上昇し、時点t2で主コレクタ電流 I_c が立上がりを開始する。

【0033】同時にこの時点t2で、負荷電流 I_L として反対アームのFWD28に流れていた電流 I_o は減少（立下がり）を開始し、FWD28の補助アノード電流、従って電流検出用抵抗35の電圧としてのアノード電流信号105も立下がりを開始する。そしてこのアノード電流信号105は電流変化検出回路41に入力される。

【0034】電流変化検出回路41は、この例では微分回路を備えており、このときのアノード電流信号105の所定値以上の立下がり速度を検出することによって、図4に電流変化検出信号107として示すような正方向のトリガーパルスを発生する。なお、このようなトリガーパルスは負荷電流 I_L が判明している場合は、予めこの負荷電流 I_L に近い値で、且つ負荷電流 I_L を下回る所定の立下がりの基準値を定めて置き、コンパレータ回路を用いてFWD28の電流 I_o が、この基準値を下回った時点で発生させることもできる。

【0035】この電流変化検出信号107によってターンオン用ワンショット回路32がトリガーされ、このワンショット回路32は所定時間T32の間、“1”のワンショット信号102を出力する。このワンショット信号102は信号絶縁手段42によって電位絶縁された同波形の信号に変換されて切替回路6に入力される。切替

回路6はこの絶縁変換されたワンショット信号102の存在する期間、定常オン用トランジスタ8をオフさせ、ターンオン用トランジスタ7をオンさせる。

【0036】従ってこの期間T32には、実施例1の場合と同様に主コレクタ電流 I_c は緩やかに立上がり、期間T32が経過した時点t3でほぼ最終レベルにまで確立する。時点t3でワンショット信号102は消滅して“0”となり信号絶縁手段42の出力も消滅する。これにより切替回路6には“1”のオン信号101のみが入力として残り、切替回路6はターンオン用トランジスタ7をオフし、定常オン用トランジスタ8をオンする。このようにしてIGBT25は速やかに完全なオン状態となる。

【0037】次にIGBT25のターンオフ動作を説明する。図4の時点t4でIGBT25の切替回路6に入力されるオン・オフ信号101がオフ信号（値“0”）に切替わると、切替回路6は定常オン用トランジスタ8をオフ、同時に定常オフ用トランジスタ10をオンさせ、IGBT25のゲートへオフ用電源16を定常オフ用ゲート抵抗14を介して印加する。これにより実施例1と同様にIGBT25のゲート入力容量は急速に（負方向に向け）放電されてゲート電圧 V_{ge} が速やかに下降し、時点t5で主コレクタ電流 I_c が立下がりを開始する。

【0038】同時にこの時点t5で、反対アームのFWD28の電流 I_o も立上がりを開始し、FWD28の補助アノード電流、従って電流検出用抵抗35の電圧としてのアノード電流信号105も立上がりを開始する。電流変化検出回路41は、このときのアノード電流信号105の所定値以上の立上がり速度を検出することによって、図4の電流変化検出信号107に示す負方向のトリガーパルスを発生する。なお、このようなトリガーパルスは電流変化検出回路41がコンパレータ回路からなる場合にも、予め負荷電流 I_L に対応する、0に近い所定の立上がりの基準値を定めて置き、FWD28の電流 I_o がこの基準値を上回った時点で発生させることもできる。

【0039】この電流変化検出信号107によってターンオフ用ワンショット回路33がトリガーされ、このワンショット回路33は所定時間T33の間、“1”のワンショット信号103を出力する。このワンショット信号103は信号絶縁手段43によって電位絶縁された同波形の信号に変換されてIGBT25の切替回路6に入力される。

【0040】切替回路6はこの絶縁変換されたワンショット信号103の存在する期間、定常オフ用トランジスタ10をオフさせ、ターンオフ用トランジスタ9をオンさせる。従ってこの期間T33には、実施例1の場合と同様にIGBT25の主コレクタ電流 I_c は緩やかに立下がり、期間T33が経過した時点t6でほぼ最終レベ

ルにまで減衰する。

【0041】時点 t_6 でワンショット信号103は消滅して“0”となり信号絶縁手段43の出力も消滅する。これによりIGBT25の切替回路6には“0”のオフ信号101のみが入力として残り、切替回路6はターンオフ用トランジスタ9をオフし、定常オフ用トランジスタ10をオンする。このようにしてIGBT25は速やかに完全なオフ状態となる。

【0042】なお、以上の実施例ではIGBT25のスイッチングの際、ゲート抵抗を抵抗値の小さい定常オン（オフ）用のゲート抵抗から、抵抗値の大きいターンオン（ターンオフ）用ゲート抵抗に切替えたのち、定常的には再び抵抗値の小さい定常オン（オフ）用のゲート抵抗に戻しているが、このようにゲート抵抗を低抵抗に戻すことは、ターンオン時の場合、IGBTの順電圧降下 V_{ce} を速やかに低下させ、スイッチング損失を低減するのに有効であり、ターンオフ時の場合、定常状態での dV/dt によるIGBTの誤ったターンオンを防ぐために有効であるが、何れもスイッチング時間の遅れ防止には無関係で、本発明には必須ではない。

【0043】また、図3でFWD28、29の主アノード端子 A_m と補助アノード端子 A_s との間に接続した電流検出用抵抗35を電流変化率検出用インダクタンス36に置換えても、補助アノード端子 A_s と、ターンオン用ワンショット回路32及びターンオフ用ワンショット回路33との間の電流変化検出回路41を削除するようにすれば（但し、この場合、電流変化率検出用インダクタンス36の電流立上がりとし下がりの検出の関係が図1と逆になるので、その出力（ di/dt 信号106）の極性を図1とは反転する必要がある。）、IGBT25のスイッチング動作を前記実施例2と同様に行わせることができる。

【0044】また、以上の実施例ではIGBTにより説明を行ったが、これを他の電圧制御形の自己消弧形半導体素子、例えばMOS・FETとしても有効である。また、以上の実施例ではオン用電源とオフ用電源の2つを用いたが、オフ用電源を省略し、このオフ用電源の端子間を短絡した構成としてもゲート駆動回路が有効に働き得る。

【0045】

【発明の効果】本発明によれば、IGBTに主コレクタ電流 I_c を流す主エミッタ端子 E_m と、主コレクタ電流に比例した小さな補助エミッタ電流を取り出す補助エミッタ端子 E_s を設け、主エミッタ端子 E_m と補助エミッタ端子 E_s との間にインダクタンスを接続し、またIGBTに逆並列に接続された転流ダイオード（FWD）に、その主電流を流す主アノード端子 A_m と、主電流に比例した小さな補助アノード電流を取り出す補助アノード端子 A_s を設け、主アノード端子 A_m と補助アノード端子 A_s との間に、抵抗又はインダクタンスからなるイ

ンピーダンスを接続し、前記インダクタンス又はインピーダンスの電圧からIGBTの主コレクタ電流 I_c の立上がり（立下がり）の開始と見做される時点を検出することにより、IGBTのターンオン（ターンオフ）の際にそのゲートにバイアス印加する電源に直列に挿入するゲート抵抗を、予めオン指令（オフ指令）に基づいて挿入した低抵抗から、より値の大きい抵抗に切り換えるようにしたので、オン指令（オフ指令）を入力してから、実際にIGBTの電流が立上がり（立下がり）開始するまでの時間遅れを増加させることなく、IGBTのゲート電圧 V_{ge} の上昇（下降）の速度を緩和し、IGBTの di/dt （ $-di/dt$ ）の低減によるサージ電圧 ΔV_o （ ΔV_p ）の抑制と、 dV/dt の低減によるスイッチングノイズの低減を行うことができる。

【図面の簡単な説明】

【図1】請求項1に関わる発明の一実施例としての要部の構成を示すブロック図

【図2】図1の動作説明用の波形図

【図3】請求項2に関わる発明の一実施例としての要部の構成を示すブロック図

【図4】図3の動作説明用の波形図

【図5】IGBTを使用した一般的な電力変換器の構成図

【図6】図5の動作説明図

【図7】図5の動作説明図

【符号の説明】

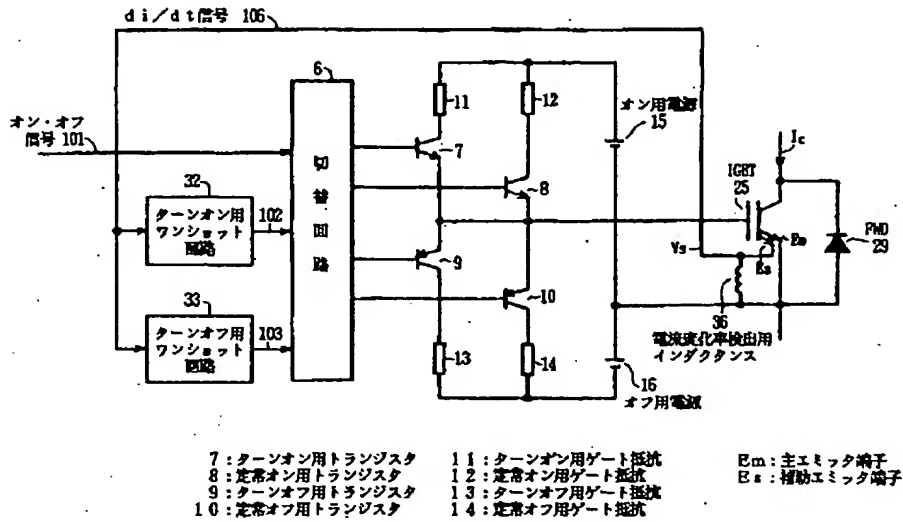
6	切替回路
7	ターンオン用トランジスタ
8	定常オン用トランジスタ
9	ターンオフ用トランジスタ
10	定常オフ用トランジスタ
11	ターンオン用ゲート抵抗
12	定常オン用ゲート抵抗
13	ターンオフ用ゲート抵抗
15	オン用電源
16	オフ用電源
20	直流電源
21	コンデンサ
24～27	IGBT
40	E_m 主エミッタ端子
	E_s 補助エミッタ端子
28～31	転流ダイオード（FWD）
	A_m 主アノード端子
	A_s 補助アノード端子
32	ターンオン用ワンショット回路
33	ターンオフ用ワンショット回路
35	電流検出用抵抗
36	電流変化率検出用インダクタンス
41	電流変化検出回路
42, 43	信号絶縁手段

13

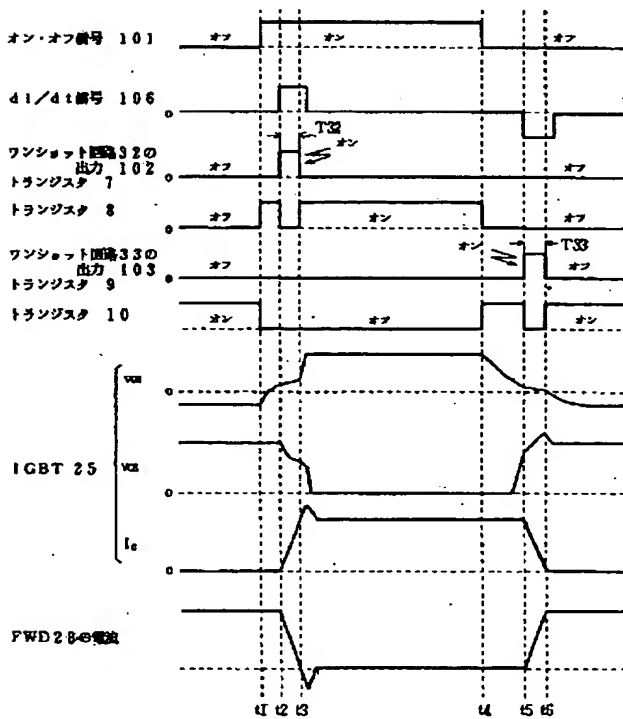
14

- | | | | |
|------------|----------------------|------------|------------|
| 101 | オン・オフ信号 | ット回路33の出力) | |
| 102 | ワンショット信号 (ターンオン用ワンショ | 105 | アノード電流信号 |
| ット回路32の出力) | | 106 | di/dt 信号 |
| 103 | ワンショット信号 (ターンオフ用ワンショ | 107 | 電流変化検出信号 |

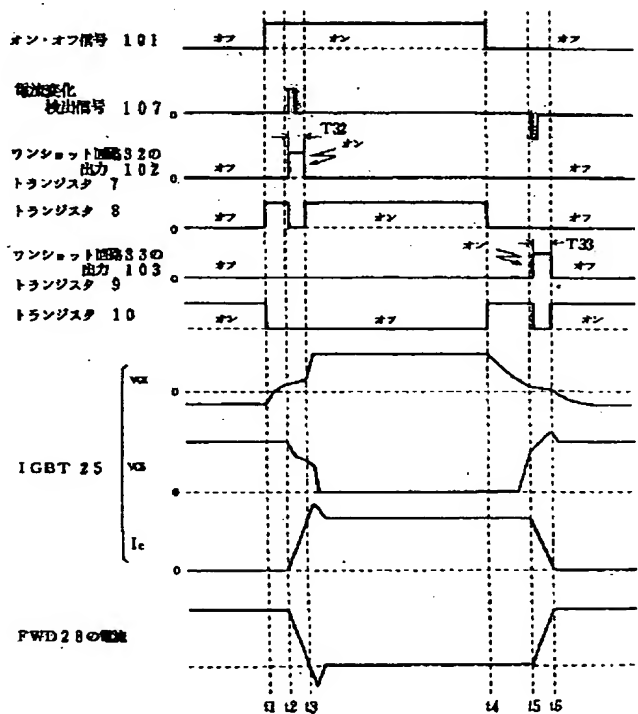
【図1】



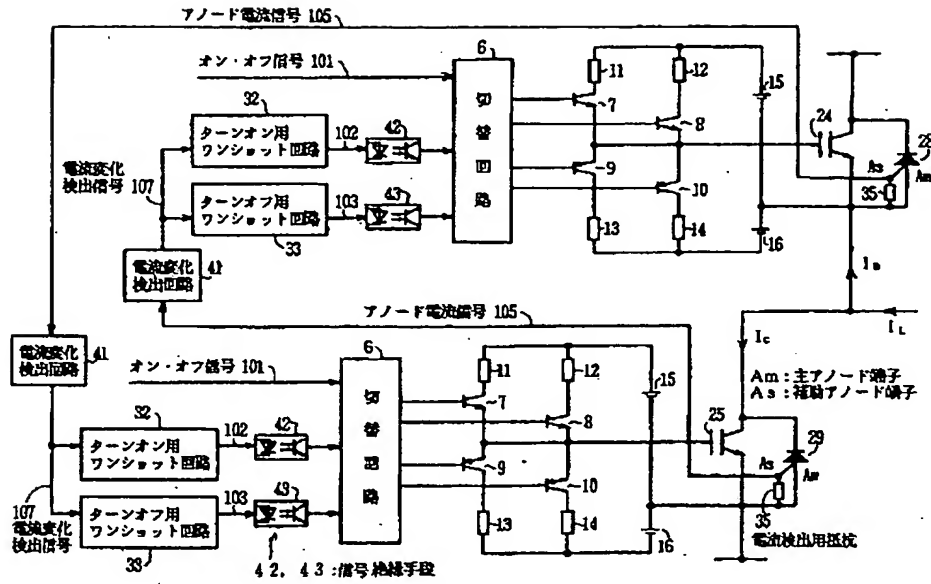
【図2】



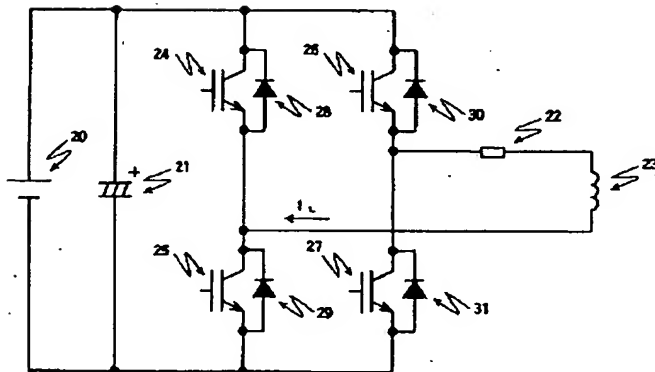
【図4】



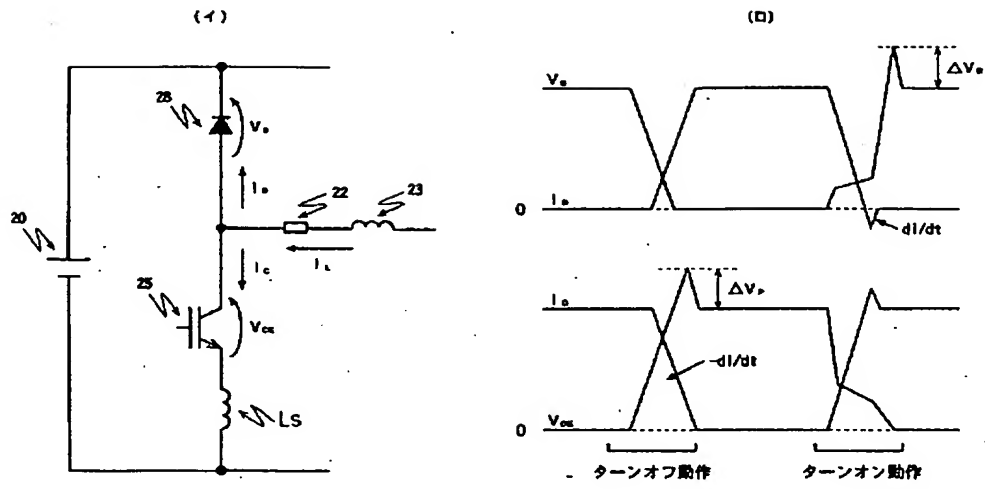
【図 3】



【図 5】



【図 6】



【図 7】

